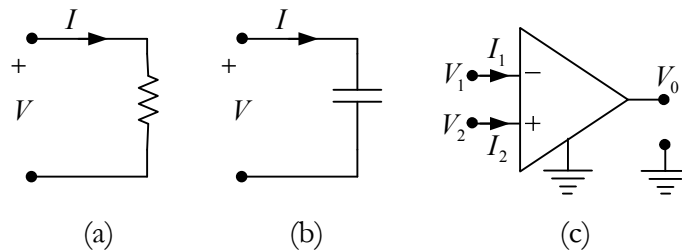


GRADIVNI BLOKOVİ AKTIVNIH ELEKTRIČNIH MREŽA

U Glavi 3 smo se bavili sintezom pasivnih električnih mreža sa jednim pristupom. Ta znanja ćemo kasnije, u Glavi 5, iskoristiti prilikom realizacija filtarskih funkcija prenosa, koje smo odredili aproksimacionim metodima u Glavi 2. Na taj način se realizuju pasivni filtri. Zbog zahtjevne fizičke izvedbe induktivnih kalemova, u praksi se realizuju pasivni filtri niskog reda, kojima se ne može postići dobro razdvajanje propusnog i nepropusnog opsega. Efikasnija realizacija funkcija prenosa se postiže pomoću aktivnih komponenata, u prvom redu operacionog pojačavača. Koristeći primarne gradivne blokove aktivnih mreža, u koje ubrajamo otpornik, kondenzator i operacioni pojačavač, grade se složenije strukture. To su mreže sa jednim ili dva pristupa sa posebno definisanom ulogom. Nazivamo ih sekundarni gradivni blokovi aktivnih mreža. Među najvažnije sekundarne gradivne blokove spadaju kontrolisani izvori, konvertori impedansi, žiratori, sabirači, integratori i diferencijatori. Primarni gradivni blokovi su prikazani na Slici 4.1, dok ćemo svaki od navedenih sekundarnih gradivnih blokova posebno analizirati.



Slika 4.1 Primarni gradivni blokovi aktivnih mreža: (a) otpornik, (b) kondenzator i (c) operacioni pojačavač.

Relacije koje uspostavljaju veze napona i struja na krajevima otpornika, kalema i kondenzatora su dobro poznate. Za operacioni pojačavač ćemo najčešće smatrati da je idealan. Idealni operacioni pojačavač ima beskonačnu ulaznu i nultu izlaznu impedansu, te beskonačno pojačanje u otvorenoj petlji. Opisan je sljedećim relacijama:

$$I_1(s) = I_2(s) = 0, \quad (4.1)$$

$$V_0(s) = A[V_2(s) - V_1(s)], \quad A \rightarrow \infty, \quad (4.2)$$

$$Z_{ul}(s) \rightarrow \infty. \quad (4.3)$$

Zbog relacije (4.2) možemo smatrati da je napon na ulazu operacionog pojačavača jednak nuli.

4.1 Kontrolisani izvori

Kada su napon, odnosno struja, neke grane kontrolisani naponom ili strujom neke druge grane, govorimo o kontrolisanim naponskim, odnosno strujnim izvorima.

4.1.1 Naponom kontrolisan naponski izvor

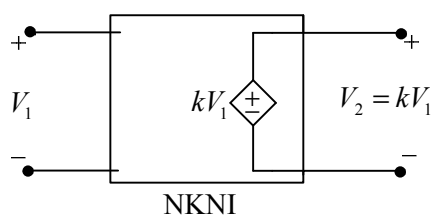
Kada je napon neke grane kontrolisan naponom druge grane, radi se o naponom kontrolisanom naponskom izvoru (NKNI). Simbolička predstava naponom kontrolisanog naponskog izvora prikazana je na Slici 4.2.

Napon na sekundarnim krajevima je k puta veći od napona na primarnim krajevima:

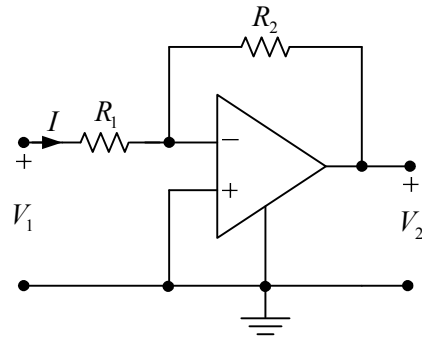
$$V_2(s) = kV_1(s). \quad (4.4)$$

Naponom kontrolisani naponski izvor se realizuje kao invertujućí ($k < 0$) i kao neinvertujućí ($k > 0$).

Šema invertujućeg NKNI je data na Slici 4.3.



Slika 4.2 Simbolička predstava naponom kontrolisanog naponskog izvora.



Slika 4.3 Invertujući naponom kontrolisan naponski izvor.

Za invertujući NKNI možemo pisati sljedeće relacije:

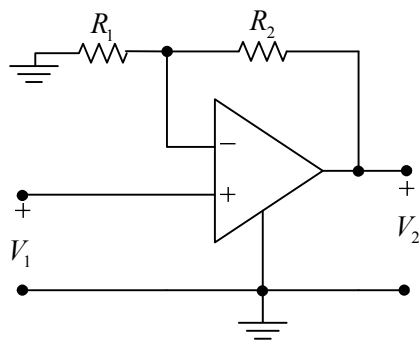
$$V_1(s) = R_1 I(s), \quad (4.5)$$

$$V_2(s) = -R_2 I(s), \quad (4.6)$$

na osnovu kojih je:

$$V_2(s) = -\frac{R_2}{R_1} V_1(s) \Rightarrow k = -\frac{R_2}{R_1}. \quad (4.7)$$

Šema neinvertujućeg NKNI je prikazana na Slici 4.4.



Slika 4.4 Neinvertujući naponom kontrolisan naponski izvor.

Odgovarajuće relacije za neinvertujući NKNI su:

$$V_1(s) = R_1 I(s), \quad (4.8)$$

$$V_2(s) = (R_1 + R_2) I(s), \quad (4.9)$$

$$V_2(s) = \frac{R_1 + R_2}{R_1} V_1(s) \Rightarrow k = 1 + \frac{R_2}{R_1}. \quad (4.10)$$

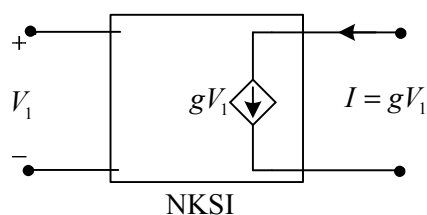
4.1.2 Naponom kontrolisan strujni izvor

Kod naponom kontrolisanog strujnog izvora (NKSI) struja jedne grane je kontrolisana naponom neke druge grane. Slika 4.5 simbolički prikazuje naponom kontrolisan strujni izvor, za koga vrijedi da je:

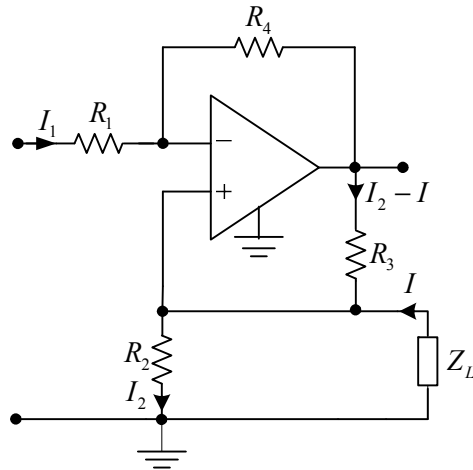
$$I(s) = gV_1(s). \quad (4.11)$$

Naponom kontrolisan strujni izvor se izvodi sa uzemljenim opterećenjem i sa neuzemljenim, tzv. lebdećim opterećenjem. Za NKSI sa uzemljenim opterećenjem, prikazan na Slici 4.6, podešene su vrijednosti otpornosti, tako da je:

$$R_1 R_3 = R_2 R_4. \quad (4.12)$$



Slika 4.5 Simbolička predstava naponom kontrolisanog strujnog izvora.



Slika 4.6 Naponom kontrolisan strujni izvor sa uzemljenim opterećenjem.

Za NKSI sa Slike 4.6 vrijede sljedeće relacije:

$$V_1(s) = R_1 I_1(s) + R_2 I_2(s), \quad (4.13)$$

$$R_4 I_1(s) + R_3 [I_2(s) - I(s)] = 0. \quad (4.14)$$

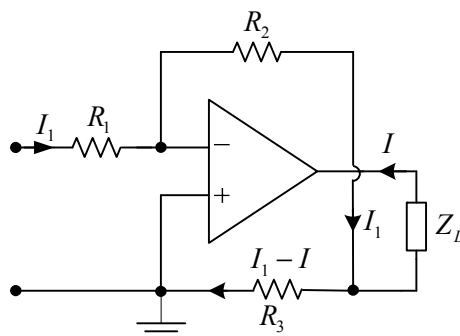
Iz jednačina (4.13) i (4.14) slijedi da je:

$$I_1(s) = \frac{R_3}{R_4} I(s) - \frac{R_3}{R_4} I_2(s), \quad (4.15)$$

$$R_4 V_1(s) = R_1 R_3 I(s) - R_1 R_3 I_2(s) + R_2 R_4 I_2(s), \quad (4.16)$$

$$I(s) = \frac{R_4}{R_1 R_3} V_1(s) = \frac{V_1(s)}{R_2} \Rightarrow g = \frac{1}{R_2}. \quad (4.17)$$

Na Slici 4.7 prikazan je NKSI sa neuzemljenim (lebdećim) opterećenjem.



Slika 4.7 Naponom kontrolisan strujni izvor sa neuzemljenim opterećenjem.

Naponom kontrolisan strujni izvor sa neuzemljenim opterećenjem se može opisati sljedećim jednačinama:

$$I_1(s) = \frac{V_1(s)}{R_1}, \quad (4.18)$$

$$R_2 I_1(s) = R_3 [I(s) - I_1(s)]. \quad (4.19)$$

Na osnovu (4.18) i (4.19) uspostavljamo vezu između izlazne struje i napona kojim je ona kontrolisana:

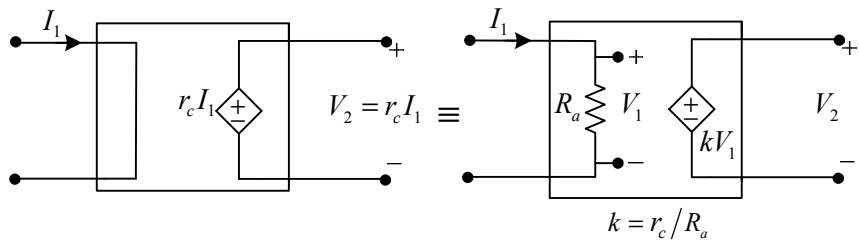
$$(R_2 + R_3) I_1(s) = R_3 I(s) \Rightarrow I(s) = \frac{R_2 + R_3}{R_3} I_1(s), \quad (4.20)$$

$$I(s) = \frac{R_2 + R_3}{R_1 R_3} V_1(s) \Rightarrow g = \frac{R_2 + R_3}{R_1 R_3}. \quad (4.21)$$

4.1.3 Strujom kontrolisan naponski izvor

Realizacija strujom kontrolisanog naponskog izvora (SKNI), kod koga je napon neke grane kontrolisan strujom druge grane:

$$V(s) = r_c I(s), \quad (4.22)$$



Slika 4.8 Simbolička predstava strujom kontrolisanog naponskog izvora.

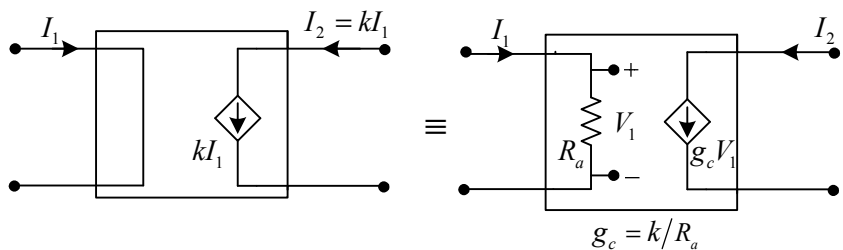
izvodi se ubacivanjem otpornika R_a male otpornosti u granu sa kontrolišućom strujom kako bi se ostvario pad napona na tom otporniku, a zatim se realizuje naponom kontrolisan naponski izvor, kao na Slici 4.8.

4.1.4 Strujom kontrolisan strujni izvor

Kod strujom kontrolisanog strujnog izvora (SKSI) struja neke grane je kontrolisana strujom druge grane:

$$I_2(s) = kI_1(s). \quad (4.23)$$

Slično kao kod SKNI, realizacija SKSI se izvodi ubacivanjem otpornika R_a male otpornosti u granu sa kontrolišućom strujom. Na taj način se ostvaruje pad napona na tom otporniku, a zatim se realizuje naponom kontrolisan strujni izvor, kao što je prikazano na Slici 4.9.



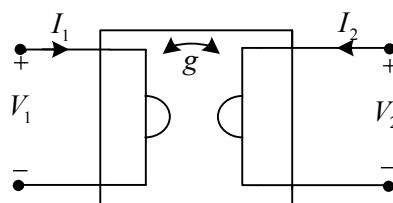
Slika 4.9 Simbolička predstava strujom kontrolisanog strujnog izvora.

4.2 Žirator

Žirator je pasivna, linearna, neregipročna mreža sa dva pristupa bez gubitaka, opisana sistemom jednačina:

$$\begin{bmatrix} I_1(s) \\ I_2(s) \end{bmatrix} = \begin{bmatrix} 0 & g \\ -g & 0 \end{bmatrix} \cdot \begin{bmatrix} V_1(s) \\ V_2(s) \end{bmatrix}, \quad (4.24)$$

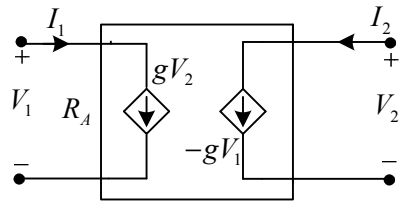
gdje je g žiratorska provodnost. Simbolička predstava žiratora prikazana je na Slici 4.10.



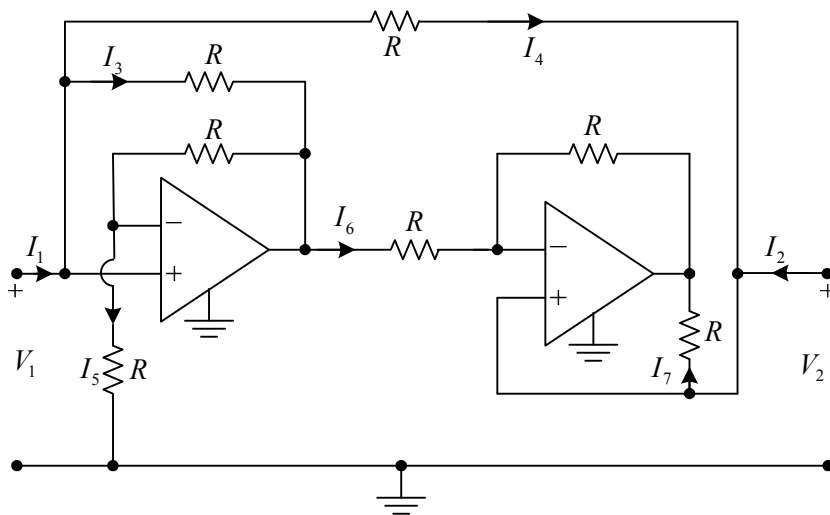
Slika 4.10 Simbolička predstava žiratora.

Važna osobina žiratora je da on invertuje strujno-naponsku karakteristiku nekog elementa ili električne mreže. Ako se radi o linearnim elementima, dolazi i do invertovanja impedanse, što znači da pomoću žiratora možemo kapacitivnu impedansu konvertovati u induktivnu, redno LC kolo u paralelno LC kolo i slično. Primarna namjena žiratora je zamjena induktivnih kalemova, koji su realizovani namotavanjem žice, aktivnim komponentama, čime se postiže znatno smanjenje dimenzija električnih mreža, posebno u tehnologiji integriranih kola. Osim smanjenja dimenzija, značajno je napomenuti da induktivitet realizovan aktivnim komponentama ima karakteristike približnije karakteristikama idealnog induktiviteta nego što je to moguće postići realizacijom kalema namotavanjem žice.

Polazeći od (10.24), ekvivalentna šema žiratora sa dva NKSI je data na Slici 4.11. Jedna realizacija žiratora prikazana je detaljnom šemom na Slici 4.12.



Slika 4.11 Ekvivalentna šema žiratora preko dva NKSI.



Slika 4.12 Jedna realizacija žiratora.

Pokažimo da mreža na Slici 4.12 zaista predstavlja žirator. Možemo napisati sljedeće jednačine:

$$-V_1(s) + RI_4(s) + V_2(s) = 0, \quad (4.25)$$

$$I_1(s) = I_3(s) + I_4(s), \quad (4.26)$$

$$V_1(s) = RI_5(s) \Rightarrow I_5(s) = \frac{V_1}{R}, \quad (4.27)$$

$$RI_3(s) + RI_5(s) = 0 \Rightarrow I_3(s) = -I_5(s) = -\frac{V_1}{R}, \quad (4.28)$$

$$RI_6(s) = RI_7(s) \Rightarrow I_7(s) = I_6(s), \quad (4.29)$$

$$I_2(s) = I_7(s) - I_4(s) \Rightarrow I_2(s) = I_6(s) - I_4(s), \quad (4.30)$$

$$-V_1(s) - RI_5(s) + RI_6(s) + V_2(s) = 0. \quad (4.31)$$

Kombinujući jednačine (4.26), (4.27) i (4.28) slijedi da je:

$$I_4(s) = I_1(s) - I_3(s) = I_1(s) + \frac{V_1(s)}{R}. \quad (4.32)$$

Iz (4.25) i (4.32) dolazimo do prve jednačine žiratora:

$$-V_1(s) + RI_1(s) + V_1(s) + V_2(s) = 0 \Rightarrow I_1(s) = -\frac{V_2(s)}{R}. \quad (4.33)$$

Daljnijim kombinovanjem, iz (4.30) i (4.32) dobijamo:

$$I_6(s) = I_2(s) + I_4(s) = I_2(s) + I_1(s) + \frac{V_1(s)}{R}. \quad (4.34)$$

Konačno, uvrštavajući u (4.31) struju iz (4.27) i struju iz (4.34) dobijamo drugu jednačinu žiratora:

$$-V_1(s) - V_1(s) + RI_2(s) + RI_1(s) + V_1(s) + V_2(s) = 0 \Rightarrow I_2(s) = \frac{V_1(s)}{R}. \quad (4.35)$$

Zapisane u matičnom obliku, jednačine žiratora (4.33) i (4.35) su:

$$\begin{bmatrix} I_1(s) \\ I_2(s) \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{R} \\ \frac{1}{R} & 0 \end{bmatrix} \cdot \begin{bmatrix} V_1(s) \\ V_2(s) \end{bmatrix}. \quad (4.36)$$

Iz rezultujuće matrice vidimo da se radi o žiratoru gdje je $g = -\frac{1}{R}$.

Realizacija induktiviteta pomoću žiratora

Pri realizaciji aktivnih mreža žirator se najčešće koristi da zamijeni induktivni kalem. Žirator je uzemljena komponenta, pa je za realizaciju uzemljenog induktiviteta dovoljan jedan, dok su za realizaciju lebdećeg induktiviteta potrebna dva žiratora.

Realizacija uzemljenog induktiviteta sa jednim žiratorom i kondenzatorom prikazana je na Slici 4.13. Prikazana šema sa žiratorom je ekvivalentna uzemljenom kalem. Radi se o mreži sa jednim pristupom, čija ulazna impedansa je jednaka $Z_{ul}(s) = \left(\frac{C}{g^2}\right)s$. Kako bismo to pokazali, pođimo od jednačina žiratora:

$$I_1(s) = gV_2(s), \quad (4.37)$$

$$I_2(s) = -gV_1(s), \quad (4.38)$$

i veze napona i struje na kondenzatoru:

$$I_2(s) = -CsV_2(s), \quad (4.39)$$

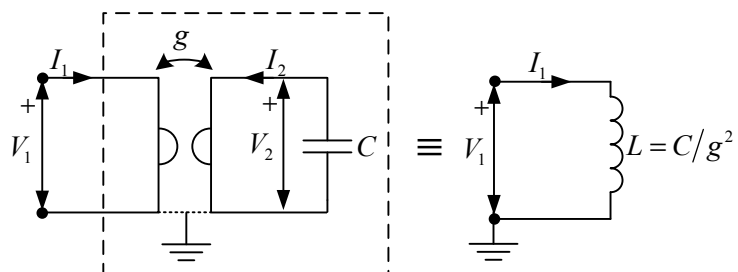
odakle dobijamo da je:

$$I_1(s) = -\frac{g}{Cs}I_2(s) = \frac{g^2}{Cs}V_1(s), \quad (4.40)$$

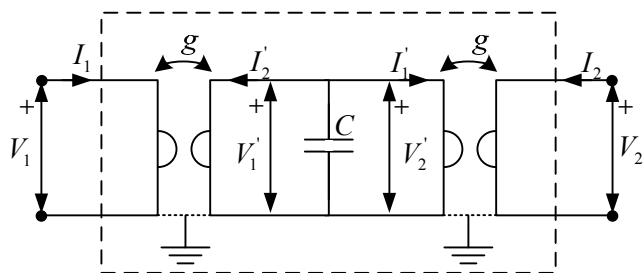
te je ulazna impedansa induktivna:

$$Z_{ul}(s) = \left(\frac{C}{g^2}\right)s = Ls. \quad (4.41)$$

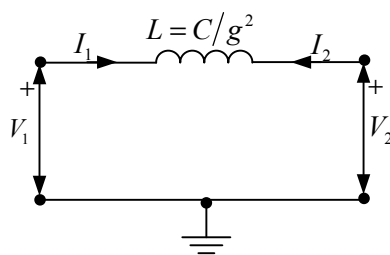
Tipična realizacija lebdećeg induktiviteta data je na Slici 4.14. Kako bismo pokazali da su dvije mreže sa dva pristupa date na Slici 4.14 ekvivalentne, dovoljno je uporediti bilo koji sistem od dvije jednačine koje povezuju ulazne i izlazne struje i napone svake od ovih mreža.



Slika 4.13 Realizacija uzemljenog induktiviteta pomoću žiratora.



(a)



(b)

Slika 4.14 (a) Realizacija lebdećeg induktiviteta pomoću žiratora i (b) ekvivalentni kalem.

Za drugu mrežu koja prikazuje lebdeći kalem vrijedi:

$$I_1(s) = -I_2(s), \quad (4.42)$$

$$V_1(s) - V_2(s) = LsI_1. \quad (4.43)$$

U prvoj mreži, koja realizuje induktivitet pomoću žiratora, za žirator na lijevoj strani šeme vrijedi:

$$I_1(s) = gV_1'(s), \quad (4.44)$$

$$I_2'(s) = -gV_1(s), \quad (4.45)$$

dok su jednačine desnog žiratora:

$$I_1'(s) = gV_2(s), \quad (4.46)$$

$$I_2(s) = -gV_2'(s). \quad (4.47)$$

Napon na krajevima kondenzatora je:

$$V_2'(s) = V_1'(s) = -\frac{1}{Cs} [I_1'(s) + I_2'(s)]. \quad (4.48)$$

Na osnovu (4.44), (4.47) i (4.48) dolazimo do prve jednačine koja je ista kao (4.42):

$$I_1(s) = -I_2(s), \quad (4.49)$$

a iz (4.45-48) slijedi druga jednačina :

$$\begin{aligned} I_1'(s) + I_2'(s) &= g(V_2(s) - V_1(s)) = -CsV_2'(s) = \\ &= -\frac{Cs}{g}I_1(s) \Rightarrow V_1(s) - V_2(s) = \left(\frac{C}{g^2}\right)sI_1, \end{aligned} \quad (4.50)$$

na osnovu koje, poredeći sa (4.43) zaključujemo da sa dva žiratora i jednim kondenzatorom realizujemo lebdeći induktivitet, čija je induktivnost:

$$L = \frac{C}{g^2}. \quad (4.51)$$

4.3 Konvertori impedanse

Konvertori impedanse su mreže sa dva pristupa čija je osnovna uloga da mijenjaju prirodu impedanse, tako da ulazna impedansa bude drugačijeg tipa od opteretne impedanse. Na primjer, ako generalisani konvertor impedanse opteretimo kapacitivnom impedansom, možemo postići da njegova ulazna impedansa bude induktivna. Generalisanim konvertorima impedanse je moguće realizovati i negativne vrijednosti otpornosti, induktivnosti ili kapacitivnosti. Iako negativni konvertor impedanse predstavlja samo specijalan slučaj generalisanog konvertora impedanse, zbog njegovog značaja izdvajamo ga kao posebnu komponentu.

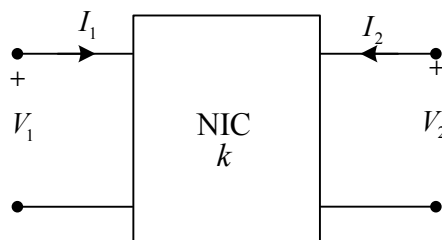
4.3.1 Negativni konvertor impedanse

Negativni konvertor impedanse (NIC) je mreža sa dva pristupa, opisana a sistemom jednačina:

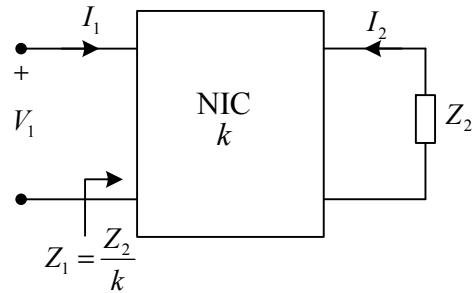
$$\begin{bmatrix} V_1(s) \\ I_1(s) \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 0 & k \end{bmatrix} \cdot \begin{bmatrix} V_2(s) \\ I_2(s) \end{bmatrix}. \quad (4.52)$$

Simbolička predstava NIC-a je data na Slici 4.15.

Sa slike 4.16 određujemo ulaznu impedansu NIC-a opterećenog sa $Z_2(s)$. Možemo pisati sljedeće jednačine:



Slika 4.15 Simbolička predstava negativnog konvertora impedanse.



Slika 4.16 Određivanje ulazne impedanse negativnog konvertora impedanse.

$$V(s)_1 = V_2(s), \quad (4.53)$$

$$I_1(s) = kI_2(s), \quad (4.54)$$

$$V_2(s) = -Z_L I_2(s), \quad (4.55)$$

na osnovu kojih jednostavno dolazimo do izraza za ulaznu impedansu:

$$Z_1(s) = \frac{V_1(s)}{I_1(s)} = \frac{V_2(s)}{kI_2(s)} = -\frac{Z_L(s)}{k}. \quad (4.56)$$

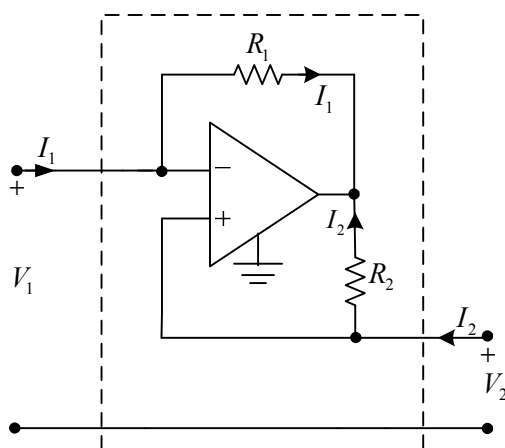
Podrazumijevajući da je $k > 0$, na ulazu NIC-a imamo impedansu koja je suprotnog znaka od opteretne impedanse. Pri tome se ne mijenja priroda impedanse.

Negativni konvertor impedanse možemo realizovati sa jednim operacionim pojačavačem, kao na Slici 4.17.

Sistem jednačina koji opisuju mrežu sa dva pristupa sa Slike 4.17 je sljedeći:

$$V_1(s) = V_2(s), \quad (4.57)$$

$$R_1 I_1(s) = R_2 I_2(s) \Rightarrow I_1(s) = \frac{R_2}{R_1} I_2(s). \quad (4.58)$$



Slika 4.17 Jedna realizacija negativnog konvertora impedanse.

Poredeći sa sistemom jednačina NIC-a (4.52), zaključujemo da je mrežom Slici 4.17 realizovan NIC, pri čemu je:

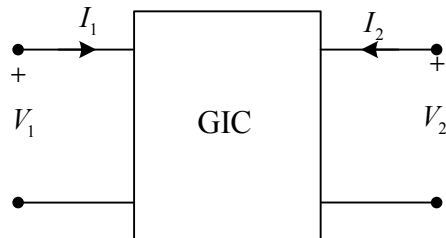
$$k = \frac{R_2}{R_1}. \quad (4.59)$$

4.3.2 Generalisani konvertor impedanse

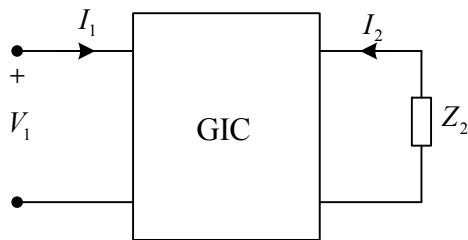
Generalisani konvertor impedanse (GIC) je mreža sa dva pristupa opisana a sistemom jednačina:

$$\begin{bmatrix} V_1(s) \\ I_1(s) \end{bmatrix} = \begin{bmatrix} k & 0 \\ 0 & -\frac{1}{f(s)} \end{bmatrix} \cdot \begin{bmatrix} V_2(s) \\ I_2(s) \end{bmatrix}. \quad (4.60)$$

Simbolička predstava GIC-a je data na Slici 4.18.



Slika 4.18 Simbolička predstava generalisanog konvertora impedanse.



Slika 4.19 Određivanje ulazne impedanse generalisanog konvertora impedanse.

Ulaznu impedansu generalisanog konvertora impedanse opterećenog impedansom $Z_2(s)$ određujemo iz šema na Slici 4.19.

Iz jednačina koje opisuju GIC:

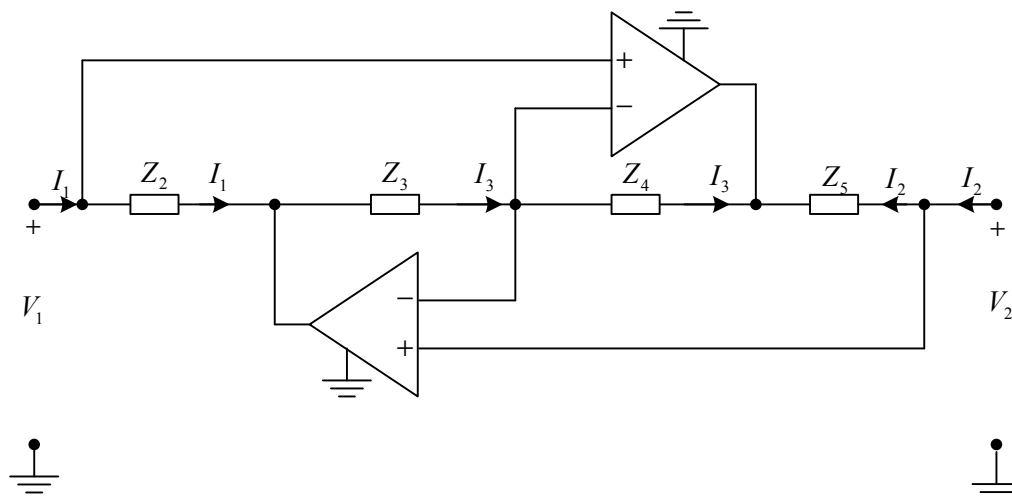
$$V_1(s) = kV_2(s), \quad (4.61)$$

$$I_1(s) = -\frac{I_2(s)}{f(s)} \quad (4.62)$$

i relacije koja povezuje napon i struju na opterećenoj impedansi:

$$V_2(s) = -Z_2 I_2(s), \quad (4.63)$$

slijedi da je:



Slika 4.20 Jedna realizacija generalisanog konvertora impedanse.

$$Z_1(s) = \frac{V_1(s)}{I_1(s)} = -kf(s) \frac{V_2(s)}{I_2(s)}. \quad (4.64)$$

Dakle, ulazna impedansa GIC-a je proizvod opteretne impedanse i neke unutrašnje impedanse opisane impedansnom transformacionom funkcijom $kf(s)$, u kojoj se k najčešće bira da bude jednako jedan:

$$Z_1(s) = kf(s)Z_2(s). \quad (4.65)$$

Na Slici 4.20 je prikazana realizacija generalisanog konvertora impedanse sa $k=1$ i $f(s) = \frac{Z_2(s)Z_4(s)}{Z_3(s)Z_5(s)}$. Iz jednačina koje opisuju mrežu sa Slike 4.20 vidi

se da se zaista radi o generalisanom konvertoru impedanse. Obilazeći konturu preko ulaznog i izlaznog priključka, te ulaznih priključaka operacionih pojačavača gdje je napon jednak nuli, lako dolazimo do jednačine koja je jednaka prvoj jednačini GIC-a iz sistema (4.60), ako je $k=1$:

$$V_1(s) = V_2(s). \quad (4.66)$$

Koristeći i dalje činjenicu da je napon na ulaznim priključcima operacionih pojačavača jednak nuli, pišemo sljedeće relacije:

$$Z_2(s)I_1(s) = -Z_3(s)I_3(s) \Rightarrow I_3(s) = -\frac{Z_2(s)}{Z_3(s)}I_1(s), \quad (4.67)$$

$$Z_4(s)I_3(s) = Z_5(s)I_2(s) \Rightarrow I_3(s) = \frac{Z_5(s)}{Z_4(s)}I_2(s). \quad (4.68)$$

Na osnovu (4.67) i (4.68) slijedi:

$$\frac{Z_5(s)}{Z_4(s)}I_2(s) = -\frac{Z_2(s)}{Z_3(s)}I_1(s), \quad (4.69)$$

tako da dolazimo i do druge jednačine GIC-a:

$$I_1(s) = -\frac{Z_3(s)Z_5(s)}{Z_2(s)Z_4(s)}I_2(s), \quad (4.70)$$

iz koje, poređenjem sa drugom jednačinom iz sistema (4.60) zaključujemo da je:

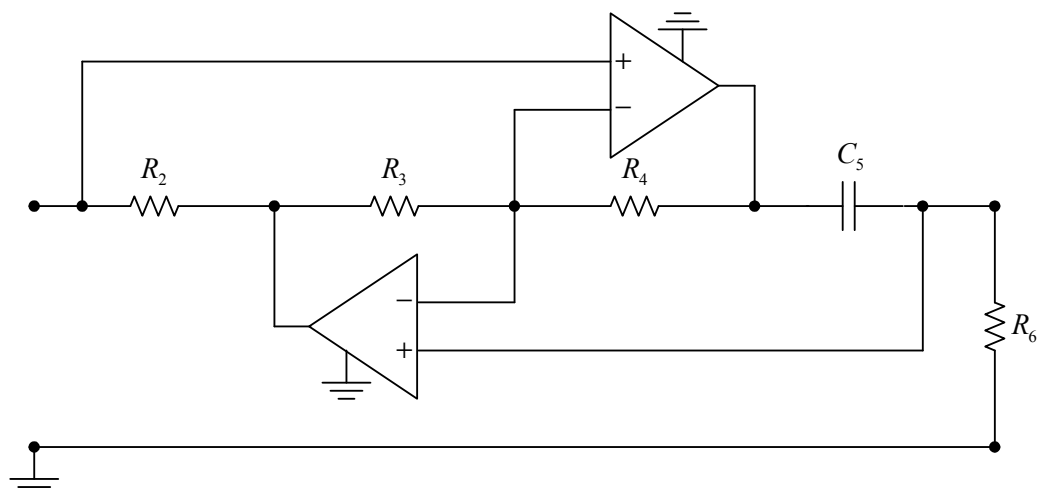
$$f(s) = \frac{Z_2(s)Z_4(s)}{Z_3(s)Z_5(s)}. \quad (4.71)$$

Generalisanim konvertorom impedanse možemo realizovati induktivitet. Ako je $Z_2(s) = R_2$, $Z_3(s) = R_3$, $Z_4(s) = R_4$, $Z_5(s) = \frac{1}{C_5s}$, i ako su sekundarni krajevi zatvoreni otpornikom R_6 kao na Slici 4.21, ulazna impedansa je:

$$Z_1(s) = \frac{R_2R_4R_6}{R_3}C_5s. \quad (4.72)$$

Na taj način generalisanim konvertorom impedanse realizujemo uzemljeni induktivitet, čija je induktivnost:

$$L = \frac{R_2R_4R_6C_5}{R_3}. \quad (4.73)$$



Slika 4.21 Realizacija uzemljenog induktiviteta pomoću generalisanog konvertora impedanse.

4.4 Frekvencijski zavisani negativni otpornik

Frekvencijski zavisani negativni otpornik (*Frequency Dependent Negative Resistor* - FDNR) je mreža sa jednim pristupom, čija je impedansa jednaka:

$$Z(s) = \frac{1}{s^2 D}, \quad (4.74)$$

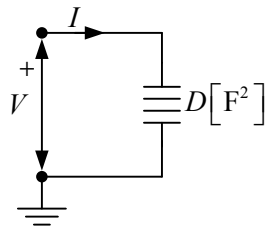
gdje je D pozitivna konstanta dimenzije F^2 . U ustaljenom prostoperiodičnom režimu impedansa FDNR-a postaje:

$$Z(\Omega) = -\frac{1}{\Omega^2 D}, \quad (4.75)$$

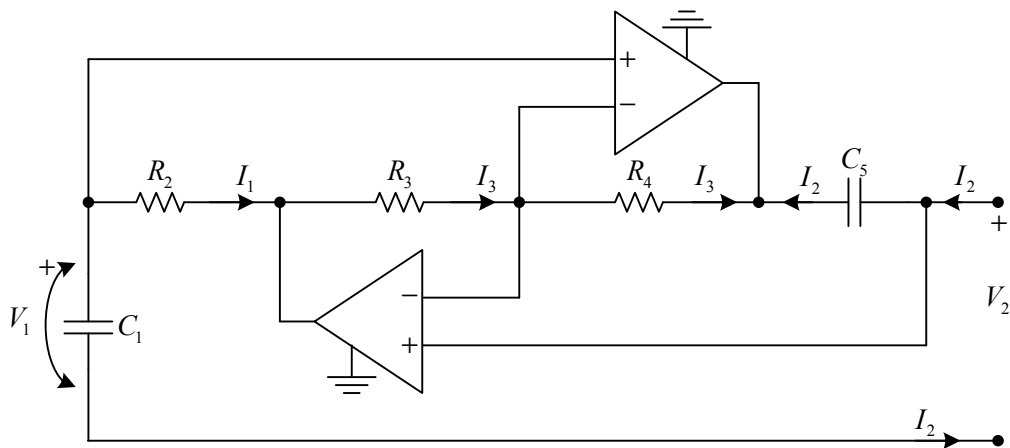
što je ekvivalentno otporniku negativne otpornosti koja zavisi od učestanosti, od čega i potiče naziv ove komponente. FDNR, čiji je simbol prikazan na Slici

4.22, se realizuje tako što se primarni krajevi GIC-a opterete kondenzatorom, kao na Slici 4.23.

Za GIC kod koga su unutrašnji elementi odabrani tako da je $Z_2(s) = R_2$, $Z_3(s) = R_3$, $Z_4(s) = R_4$ i $Z_5(s) = \frac{1}{C_5 s}$, impedansna transformaciona funkcija je jednaka:



Slika 4.22 Simbol frekvencijski zavisnog negativnog otpornika.



Slika 4.23 Realizacija frekvencijski zavisnog negativnog otpornika.

$$f(s) = \frac{Z_2(s)Z_4(s)}{Z_3(s)Z_5(s)} = \frac{R_2R_4C_5s}{R_3}. \quad (4.76)$$

Ako su primarni krajevi tako kreiranog GIC-a zatvoreni kondenzatorom C_1 kao na Slici 4.23, na osnovu sistema jednačina (4.60) vrijede sljedeće relacije:

$$V_1(s) = V_2(s), \quad (4.77)$$

$$I_1(s) = -\frac{R_3}{R_2R_4C_5s}I_2(s), \quad (4.78)$$

$$V_1(s) = -\frac{1}{C_1s}I_1(s), \quad (4.79)$$

tako da je ulazna impedansa posmatrana sa sekundarnih krajeva GIC-a jednaka:

$$Z_2(s) = \frac{V_2(s)}{I_2(s)} = \frac{1}{(R_2R_4C_1C_5/R_3)s^2}. \quad (4.80)$$

Poredeći (4.80) sa (4.74) zaključujemo da se radi o FDNR-u kod koga je:

$$D = \frac{R_2R_4C_1C_5}{R_3}. \quad (4.81)$$

Vidjeli smo da je realizacija induktiviteta u obliku integrisanih kola moguća korišćenjem žiratora. Uzemljeni induktivitet se može projektovati sa žiratorom i kondenzatorom bez mnogo problema, ali lebdeći induktivitet koji se tako realizuje sadrži četiri operaciona pojačavača i veoma je nestabilnih karakteristika, osjetljiv i nepraktičan. Jedan od načina da se izbjegnu kalemovi prilikom realizacija funkcija prenosa je mehanizam *skaliranja impedansi*, skalirajućim faktorom $1/s$. Ovaj metod se svodi na sljedeće: u zadatoj funkciji prenosa, koja bi trebalo da se realizuje kao RLC kolo, svaki kalem se zamijeni otpornikom otpornosti $L[\Omega]$, svaki otpornik kondenzatorom kapacitivnosti $\frac{1}{R}[F]$, a svaki kondenzator sa FNDR-om impedanse $\frac{1}{s^2C}$, tako da je $D = C[F^2]$. Na taj način dobijamo mrežu bez kalemova. Funkcije prenosa u vidu transmitansi napona ili struja su bezdimenzionalne veličine tako da ovo

skaliranje ne utiče na njihov oblik, tj. polazna funkcija prenosa i funkcija prenosa ovako realizovane mreže su jednake.

4.5 Integrator

Integrator je mreža sa dva pristupa formirana od jednog operacionog pojačavača, otpornika i kondenzatora. Na Slici 4.24 je prikazan invertujući integrator.

Za invertujući integrator sa Slike 4.24 možemo napisati sljedeće relacije:

$$V_1(s) = RI_1(s), \quad (4.82)$$

$$\frac{1}{Cs}I_1(s) + V_2(s) = 0, \quad (4.83)$$

iz kojih jednostavno uspostavljamo vezu napona na ulazu i izlazu integratora:

$$V_2(s) = -\frac{1}{RCs}V_1(s). \quad (4.84)$$

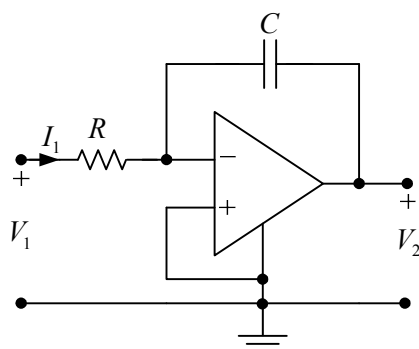
Često se bira $RC=1$ tako da je:

$$V_2(s) = -\frac{V_1(s)}{s}. \quad (4.85)$$

Znajući da dijeljenje sa s u domenu kompleksne učestanosti kod Laplasove transformacije u vremenskom domenu odgovara integraljenju signala, izlazni napon jednak je integralu ulaznog napona:

$$v_2(t) = \int_0^t v_1(\tau) d\tau, \quad (4.86)$$

odakle potiče i naziv ove komponente. Na primjer, ako je na ulazu integratora Dirakov impuls, izlazni signal će biti jedinična odskočna funkcija, dok za ulazni signal u obliku jedinične odskočne funkcije napon na izlazu integratora poprima oblik funkcije nagiba.



Slika 4.24 Integrator.

4.6 Diferencijator

Mreža sa dva pristupa formirana od jednog operacionog pojačavača, otpornika i kondenzatora kao na Slici 4.25 je invertujući diferencijator.

Za invertujući diferencijator sa slike 4.25 vrijedi da je:

$$V_1(s) = \frac{1}{Cs} I_1(s), \quad (4.87)$$

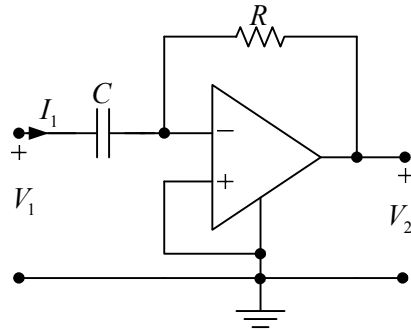
$$RI_1(s) + V_2(s) = 0. \quad (4.88)$$

Naponi na ulazu i izlazu diferencijatora su vezani na sljedeći način:

$$V_2(s) = -RCsV_1(s). \quad (4.89)$$

Uz $RC=1$ vrijedi da je:

$$V_2(s) = -sV_1(s). \quad (4.90)$$



Slika 4.25 Diferencijator.

Množenje sa s u domenu kompleksne učestanosti kod Laplasove transformacije u vremenskom domenu odgovara diferenciranju signala, tako da je izlazni napon:

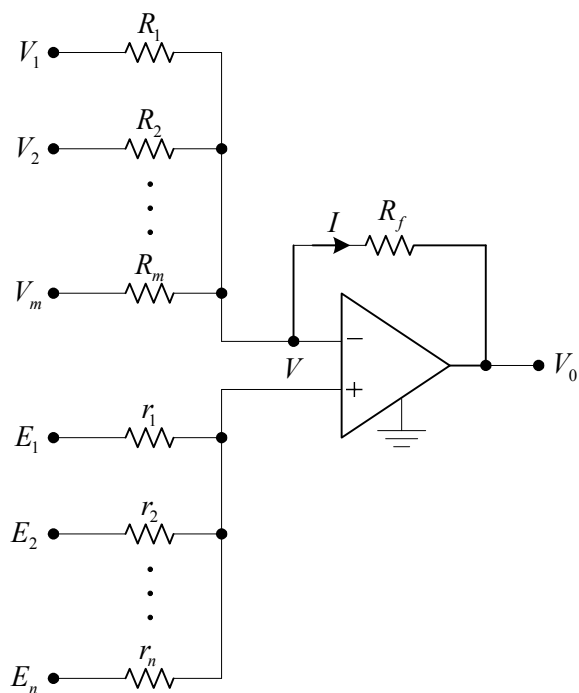
$$v_2(t) = \frac{dv_1(t)}{dt}. \quad (4.91)$$

Zbog toga je ova komponenta i označena kao diferencijator. Ako je na ulazu diferencijatora jedinična odskočna funkcija, izlazni napon će biti Dirakov impuls, a ako je na ulazu signal nagiba, izlazni napon će biti jedinična odskočna funkcija.

4.7 Sabirač

Sabirač je mreža sa više pristupa, čiji je izlazni napon težinska suma napona na njegovim ulazima. Električna šema sabirača je prikazana na Slici 4.26.

Sabirač se može opisati sljedećim jednačinama:



Slika 4.26 Sabirač.

$$\sum_{k=1}^m \frac{V_k(s) - V(s)}{R_k} = I(s), \quad (4.92)$$

$$\sum_{k=1}^n \frac{E_k(s) - V(s)}{r_k} = 0, \quad (4.93)$$

$$V_0(s) - V(s) + R_f I(s) = 0. \quad (4.94)$$

Ako uvedemo oznake:

$$g = \sum_{k=1}^n \frac{1}{r_k}, \quad (4.95)$$

$$G = \sum_{k=1}^m \frac{1}{R_k}, \quad (4.96)$$

možemo pisati da je:

$$\sum_{k=1}^n \frac{E_k(s)}{r_k} = gV(s) \Rightarrow V(s) = \sum_{k=1}^n \frac{E_k(s)}{gr_k}, \quad (4.97)$$

$$\sum_{k=1}^m \frac{V_k(s)}{R_k} = I(s) + GV(s) \Rightarrow I(s) = \sum_{k=1}^m \frac{V_k(s)}{R_k} - GV(s). \quad (4.98)$$

Konačno dobijamo izlazni napon kao težinsku sumu napona na ulazu sabirača:

$$V_0(s) = V(s) - R_f I(s) = \sum_{k=1}^n \frac{E_k(s)}{gr_k} + \sum_{k=1}^n \frac{R_f G}{gr_k} E_k(s) - \sum_{k=1}^m \frac{R_f}{R_k} V_k(s), \quad (4.99)$$

$$V_0(s) = \sum_{k=1}^n \frac{1 + R_f G}{gr_k} E_k(s) - \sum_{k=1}^m \frac{R_f}{R_k} V_k(s). \quad (4.100)$$

Za pojednostavljenu realizaciju sabirača, uz $E_n(s) = 0$ kada je posljednji otpornik vezan za masu, jednačina (4.100) poprima sljedeći oblik:

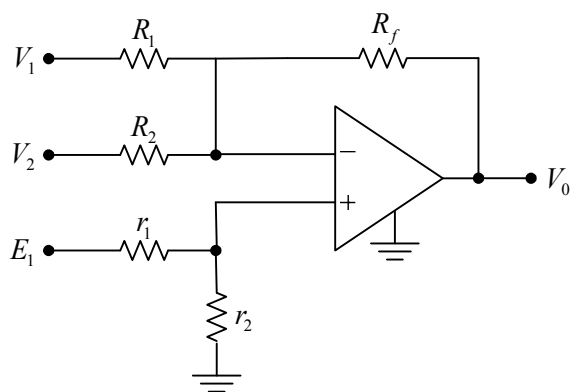
$$V_0(s) = \sum_{k=1}^{n-1} \frac{1 + R_f G}{gr_k} E_k(s) - \sum_{k=1}^m \frac{R_f}{R_k} V_k(s). \quad (4.101)$$

Pojednostavljena izvedba sabirača sa tri ulaza prikazana je na Slici 4.26. Izlazni napon je:

$$V_0(s) = -\frac{R_f}{R_1} V_1(s) - \frac{R_f}{R_2} V_2(s) + \frac{1 + R_f G}{gr_1} E_1(s), \quad (4.102)$$

gdje je:

$$g = \frac{1}{r_1} + \frac{1}{r_2}, \quad G = \frac{1}{R_1} + \frac{1}{R_2}. \quad (4.103)$$



Slika 4.27 Pojednostavljena izvedba sabirača.